

(12)特許協力条約に基づいて公開された国際出願

(19)世界知的所有権機関
国際事務局(43)国際公開日
2004年2月12日 (12.02.2004)

PCT

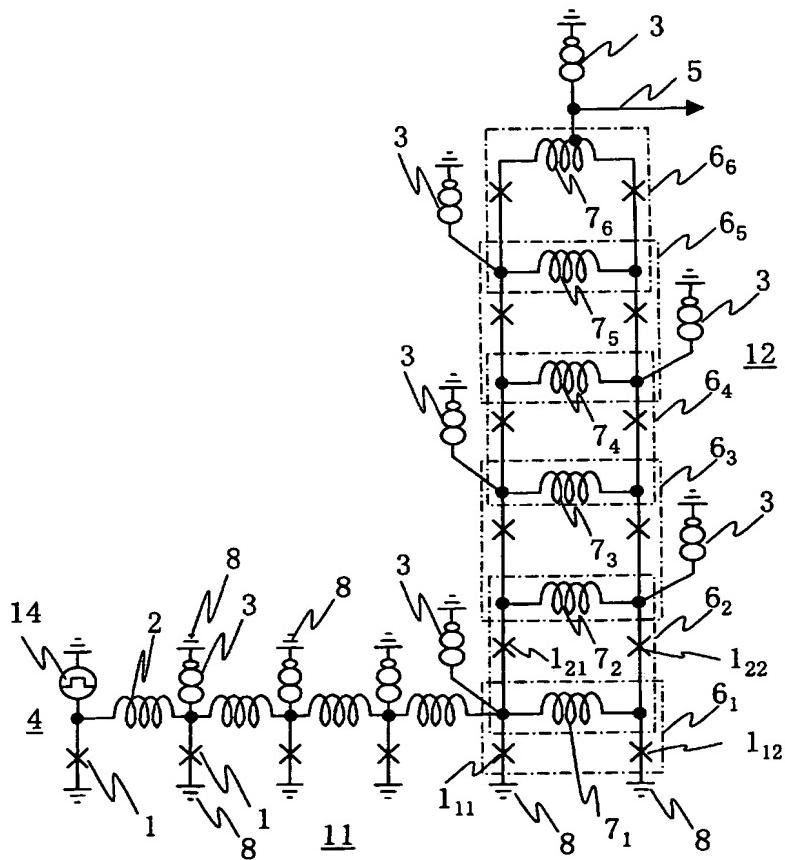
(10)国際公開番号
WO 2004/013965 A1

- (51) 国際特許分類: H03K 17/92, 19/195
 (21) 国際出願番号: PCT/JP2003/009950
 (22) 国際出願日: 2003年8月5日 (05.08.2003)
 (25) 国際出願の言語: 日本語
 (26) 国際公開の言語: 日本語
 (30) 優先権データ:
 特願2002-227149 2002年8月5日 (05.08.2002) JP
 (71) 出願人(米国を除く全ての指定国について): 財團法人国際超電導産業技術研究センター (INTERNATIONAL SUPERCONDUCTIVITY TECHNOLOGY CENTER, THE JURIDICAL FOUNDATION) [JP/JP]; 〒105-0004 東京都港区新橋5-34-3 栄進開発ビル6階 Tokyo (JP).
- (72) 発明者: および
 (75) 発明者/出願人(米国についてのみ): 樽谷 良信 (TARUTANI, Yoshinobu) [JP/JP]; 〒135-0062 東京都江東区東雲1-10-13 財團法人国際超電導産業技術研究センター 超電導工学研究所内 Tokyo (JP). 堀部 雅弘 (HORIBE, Masahiro) [JP/JP]; 〒135-0062 東京都江東区東雲1-10-13 財團法人国際超電導産業技術研究センター 超電導工学研究所内 Tokyo (JP). 田辺圭一 (TANABE, Keiichi) [JP/JP]; 〒135-0062 東京都江東区東雲1-10-13 財團法人国際超電導産業技術研究センター 超電導工学研究所内 Tokyo (JP).
- (74) 代理人: 小川 勝男 (OGAWA, Katsuo); 〒103-0025 東京都中央区日本橋茅場町二丁目9番8号 友泉茅場町ビル 日東国際特許事務所 Tokyo (JP).
- (81) 指定国(国内): CN, KR, US.

[締葉有]

(54) Title: SUPERCONDUCTING DRIVER CIRCUIT

(54) 発明の名称: 超電導ドライバ回路



(57) Abstract: A superconducting driver circuit capable of producing an output voltage of several millivolts, using a DC power supply as a drive power supply, free of capacitance between ground planes, and having a small occupied area. The constituent elements of the superconducting driver circuit include two superconducting junctions and an inductor. The superconducting driver circuit is composed of superconducting flux quantum interference elements (SQUIDs) in which these element components form closed loops. The SQUIDs the number of which is three or more share the inductors and are connected in series.

(57) 要約: 数ミリボルト以上の出力電圧を得られ、駆動電源として直流電源を用いることができ、グランドプレーンとの間で容量が形成されず、占有面積が小さい超電導ドライバ回路を得るため、超電導ドライバ回路は2個の超電導接合とインダクタを構成要素とし、これらの要素部品によって閉じたループを構成する超電導磁束量子干渉素子(スクイド)によって構成する。各スクイドはインダクタを共有して、3段以上直列に接続するものとする。



(84) 指定国(広域): ヨーロッパ特許(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR).

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

添付公開書類:
— 国際調査報告書

明細書

超電導ドライバ回路

技術分野

本発明は超電導エレクトロニクスの分野に係り、とくに高速の信号処理が可能な磁束量子を信号の担体とし、高速信号観察用の計測回路、高速のアナログ信号処理用のアナログ・デジタル信号変換回路、あるいは高速のデジタルデータ処理回路等に用いられる超電導磁束量子回路の超電導ドライバ回路に関するものである。

背景技術

超電導磁束量子回路の出力部に用いられ、信号の電圧増幅機能を有する従来のドライバ回路には2種類の方式が考えられ、超電導回路に用いられている。以下、図面を参照して従来例、実施例を説明するが、参考符号を付した部品を区別したいときのみ、必要に応じて下付きの数字を付すものとする。

図2は従来用いられている制御線付きスクイド型超電導ドライバ回路の構成例を示す図である。超電導接合1とインダクタ7によって閉じたループを構成する超電導磁束量子干渉素子、すなわちスクイド6を直列に接続し、各スクイドに制御線21を設けた構造である。超電導磁束量子回路からの信号22を入力する信号線を直列に接続された各スクイドの制御線21に接続する。3はバイアス電流源、5は出力線、8は接地である。

制御線の配線法は2種類あり、1つは1本の超電導線をすべてのスクイドの制御線として直列に配線する構成である。他の方法は1本の信号線を分岐して、制御線を並列に各スクイドに配線する構成である。制御線を並列に接続すると、信号が同時に各スクイドに入力されるので、周波数特性が向上する。

超電導磁束量子回路からの磁束量子信号22は電流信号として、制御

線 2' 1 に入力される。電流信号によって各スカイド 6 は出力電圧が変化する。スカイド 1 個あたりの出力電圧変化は 0.1 mV 程度の微小な値であるから、電圧変化を増大させるために、10 個以上のスカイドを直列に接続する (“Josephson Output Interfaces for RSFQ Circuits” O.A. 5 Mukhanov 等、IEEE Transactions on Applied Superconductivity, 7 卷 2826 頁、1997 年)。

図 3 は従来用いられている超電導接合列を利用した超電導ドライバ回路の他の構成例を示す図である。超電導接合 1 を直列に接続した超電導接合列 100₁、100₂ の一端を抵抗 31 およびインダクタ 9 を介して 10 並列接続するとともに、インダクタ 9 の中点に交流電源 32 により交流電圧を供給する。またインダクタ 9 の中点から出力信号 5 を取る。一方、それぞれの超電導接合列 100₁、100₂ の他端は接地する。一方の超電導接合列 100₁ の 1 段目に入力線を接続して磁束量子信号 22 を入力する構成である。この超電導ドライバ回路では、電流一電圧特性にヒステリシス特性を示す超電導接合が用いられる。

超電導磁束量子回路からの信号電流パルス 22 は超電導接合列 100₁ の 1 段目の超電導接合 1₁ に注入される。信号電流パルス 22 による電流が交流電源 32 によるバイアス電流と合わせて臨界電流を上回れば、この超電導接合 1₁ が超電導状態から電圧状態にスイッチする。電圧状態での超電導接合の抵抗値は相対的に高いので、バイアス電流は他方の超電導接合列 100₂ に選択的に流れる。このため超電導接合列 100₂ を構成する各超電導接合 1 の電流値が臨界電流を上回ることになる。そのため、超電導接合列 100₂ を構成する各超電導接合 1 は一斉に超電導状態から電圧状態に遷移する。一斉に電圧状態に遷移した超電導接合列 100₂ の抵抗より、1 個だけ電圧状態にある超電導接合 1₁ を含む超電導接合列 100₁ の抵抗のほうが低いので、こんどはバイアス電流は超電導接合列 100₁ にもっぱら流れることになる。その結果、この超電導接合列 100₁ の残りの超電導接合もすべて、超電導状態から電圧

状態に遷移する (“Applications of Synchronized Switching in Series-Parallel-Connected Josephson Junctions” H. Suzuki 等、IEEE Transactions on Electron Devices, 37巻 2399頁 1990年)。

図 3 に示す超電導ドライバ回路はヒステリシス特性を示す超電導接合が用いられているので、いったん電圧状態に遷移した超電導接合は所定の値より印加電流を低くしない限り、零電圧状態に復帰しない。一方、ヒステリシス特性を示す超電導接合が遷移した場合、電圧値はミリボルトレベルであり、磁束量子の信号電圧である 0.1 mV - 0.5 mV より十分高い出力電圧が得られる。

10 発明の開示

超電導ドライバ回路に必要とされる特性および性能は以下のとおりである。

第一に数ミリボルト以上の出力電圧を得られることである。とくに半導体増幅器はギガヘルツ以上の高周波領域で 1 mV に近い雑音特性を示す。このような半導体増幅器と接続される超電導回路チップは半導体回路の雑音レベルより十分高い出力特性を有する必要がある。

第二に超電導ドライバの駆動電源として、直流電源を用いることができる。出力信号と同じ周波数の交流電源で超電導ドライバを動作させる場合、駆動電圧のほうが磁束量子の信号電圧より十分高いので、超電導配線を逆流すること、あるいは電磁波として空間を伝播して磁束量子回路に入射すること、等によって誤動作の原因となり得る。さらに超電導接合に特有のパンチスルー現象によって、10 ギガヘルツ以上で誤動作確率が増大する。

第三にグランドプレーンとの間で容量が形成されにくいことである。超電導ドライバの昇圧された部分とグランドプレーンとの間で容量成分がある場合、零電圧から電圧状態にスイッチするときに充電され、電圧状態から零電圧にスイッチするときに放電される。昇圧された電圧が高

く、容量成分が大きい場合、充放電時間が長くなり、ギガヘルツ以上の高速動作を阻害する。

第四に占有面積が小さいことである。超電導磁束量子回路の集積規模が大きくなり、かつ出力信号の数が多くなるほど、占有面積の小さいことが望まれる。また動作周波数が数十ギガヘルツで高くなるほど、超電導ドライバの内部で信号の伝搬する時間を10ピコ秒以下、あるいはこれより十分短くする必要がある。このためには超電導ドライバ回路の寸法を短くする必要がある。

このような超電導ドライバ回路に求められる特性および性能に対して、
10 従来の超電導磁束量子回路に用いられる超電導ドライバ回路では以下に述べる問題を有し、必要十分な高周波信号を超電導回路から半導体回路に受け渡すのが困難であった。

図2に示す構造の超電導ドライバ回路では第一、第三、および第四の項目で問題を有する。スクイド1個あたりの出力電圧変化は0.1mV程度であるから、数ミリボルトの出力電圧を得るには数十個のスクイドを多段に接続する必要がある。スクイドループに必要最小限のグランドプレーンのみを設ける構造として容量を低減する努力がなされる。しかし、磁束量子回路から伸びた制御線はグランドプレーンに接続する必要があり、制御線21とスクイドインダクタ7間の容量低減には限界がある。
20 また出力電圧変化を高めるために、スクイドの段数を多くするほど寸法が長くなり、占有面積も増大する。

図3に示す構造の超電導ドライバ回路では、駆動電源32として出力信号の周波数に対応した交流電流を印加する必要がある。この理由はヒステリシスを有する超電導接合では、一旦電源電流を十分小さい値に戻さない限り、電圧状態から零電圧に復帰しない。この構造の超電導ドライバでは出力電圧を超電導接合1個当たりミリボルトと高く取れるものの、交流電流駆動のため、駆動電源の動作周波数が障害となり、高速化できない。

本発明の目的は次のような特性や性能を有する超電導ドライバ回路を得ることにある。第一には数ミリボルト以上の出力電圧を得られることである。第二には駆動電源として、直流電源を用いられることである。第三にグランドプレーンとの間で容量が形成されにくいことである。第5 四に占有面積が小さいことである。

上記課題に対して本発明においては以下の手段を講じた。

本発明の超電導ドライバ回路は2個の超電導接合とインダクタによって閉じたループを構成する超電導磁束量子干渉素子すなわちスクイドを単位とし、各スクイドはインダクタを共有して、3段以上直列に接続さ10れられたものとする。直列に接続された各スクイドに対しては必要に応じて電流バイアス線を接続するものとする。これら電流バイアス線は、各スクイドの左右の超電導接合に近い位置に、それぞれ交互に接続する。

直列に接続された各段のスクイドを構成する超電導接合に関して、上段（出力）側のスクイドに含まれる超電導接合の臨界電流ほど、漸次その値を低く設定するものとする。最下段のスクイドの超電導接合に対して、1個あるいは2個の超電導接合線路から磁束量子信号を入力するものとする。

図面の簡単な説明

図1は実施例1の超電導ドライバ回路を入力信号線としての超電導接20合線路とともに示す図である。

図2は従来用いられている制御線付きスクイド型超電導ドライバ回路の構成例を示す図である。

図3は従来用いられている超電導接合列を利用した超電導ドライバ回路の他の構成例を示す図である。

図4は実施例1の超電導ドライバ回路を酸化物系の超電導薄膜および絶縁膜によって構成した場合のレイアウトの例を示す図である。

図5は図4に示すレイアウトで超電導接合に着目した断面を示す図で

ある。

図 6 は実施例 1 の超電導ドライバ回路の出力電圧の高周波特性を示す図である。

図 7 は実施例 2 の超電導ドライバ回路を入力信号線としての超電導接合線路とともに示す図である。

図 8 は実施例 2 の超電導ドライバ回路を酸化物系の超電導薄膜および絶縁膜によって構成した例の超電導接合に着目した断面構造を示す図である。

図 9 は実施例 2 の超電導ドライバ回路の出力電圧の高周波特性を示す図である。

図 10 は本発明に係る超電導ドライバ回路を超電導磁束量子回路と結合した超電導回路の構成例を示すブロック図である。

図 11 は磁束量子一電圧変換回路の回路例を示す図である。

図 12 は上段に磁束量子の波形、中段に磁束量子一電圧変換回路での出力電圧波形、下段に超電導ドライバ回路の電圧波形を示す図である。

図 13 は本発明に係る超電導ドライバ回路を超電導磁束量子回路と結合した超電導回路の他の構成例を示すブロック図である。

図 14 は入力された 1 個の磁束量子を 2 個に増やして出力する磁束量子増倍回路の例を示す図である。

図 15 は本発明に係る超電導ドライバ回路を超電導磁束量子回路と結合した超電導回路の他の構成例を示すブロック図である。

図 16 は実施例 5 に適用される超電導ドライバ回路の具体例とこれに磁束量子信号を加えるための超電導接合線路とを示す図である。

図 17 は実施例 5 の超電導ドライバ回路の出力電圧の高周波特性を、
25 入力される磁束量子とともに示す図である。

発明を実施するための最良の形態

(実施例 1)

図1に実施例1の超電導ドライバ回路を入力信号線としての超電導接合線路とともに示す。超電導ドライバ回路12はスクイド $6_1, 6_2, \dots, 6_6$ が6段重ねとされた構造とした。各スクイド6は左右に超電導接合1を配し、上下にインダクタ7を設けた構成とした。最下段のスクイド 6_1 はインダクタ 7_1 と2つの超電導接合 $1_{11}, 1_{12}$ によるループであるが、2段目のスクイド 6_2 から最上段のスクイド 6_6 はそれぞれ上下のスクイドとインダクタ7を共有したループ構成である。例えば、スクイド 6_2 は2つのインダクタ 7_1 および 7_2 と2つの超電導接合 $1_{21}, 1_{22}$ によるループである。超電導接合の臨界電流は下段のスクイドから上段のスクイドに向けて漸次低い値とした。具体的には図1において、超電導接合1の臨界電流値は、それぞれ、スクイド 6_1 では0.25mA、スクイド 6_2 では0.2mA、スクイド 6_3 では0.15mA、スクイド 6_4 では0.1mA、スクイド 6_5 では0.07mA、スクイド 6_6 では0.05mAとした。しかし必ずしもこの値、あるいはこれらの値の比に固定する必要はない。

一方、インダクタ7の値は下段のスクイドから上段のスクイドに向けて漸次大きい値とした。具体的には、それぞれ、スクイド 6_1 では2pH、スクイド 6_2 では4pH、スクイド 6_3 では4pH、スクイド 6_4 では8pH、スクイド 6_5 では8pH、スクイド 6_6 では16pHとした。インダクタの値も、必ずしもこの値、あるいはこれらの値の比に固定する必要はない。ただし臨界電流とインダクタの積が磁束量子（2フェムト・ウェーバ）の半整数倍となることを設定の目安とした。図1では各スクイド臨界電流とインダクタの積を磁束量子のほぼ1/2とした。

各スクイドの右肩および左肩に交互に直流電流のバイアス電源3を接続した。すなわち、スクイド 6_1 では左肩、スクイド 6_2 では右肩、スクイド 6_3 では左肩、スクイド 6_4 では右肩、スクイド 6_5 では左肩とし、最上段のスクイド 6_6 では、インダクタ 7_6 の中央より右側にずらされた位置に電源3を接続した。各スクイドのバイアス電源3により印加される

電流は上段のスクイドとの、超電導接合の臨界電流の差に対応した値とした。

実施例 1 の超電導ドライバ回路の動作を検証するために入力信号としての磁束量子信号を超電導接合線路 1_1 を介して最下段のスクイド 6_1 の左肩に導入する構成とした。超電導接合線路 1_1 の他端には磁束量子列の発生部 4 を設けた。磁束量子列の発生部 4 では、超電導接合 1 との超電導接合 1 の臨界電流を超えてバイアス電流を印加するための交流電源 1_4 が直列に接続され、交流ジョセフソン電流を発生する。交流ジョセフソン電流は超電導接合線路 1_1 では、磁束量子列として伝搬し、
10. 交流電源 1_4 によるバイアス電流に応じて磁束量子の伝搬頻度は増加する。ここでは、バイアス電流源としての交流電源 1_4 には零電流と臨界電流を超える有限電流値を振幅とする交流電流を用いた。

図 4 は実施例 1 の超電導ドライバ回路を酸化物系の超電導薄膜および絶縁膜によって構成した場合のレイアウトの例を示す図であり、図 5 は超電導接合に着目した断面を示す図である。図 4 では、図 1 の回路との対応が見易く、且つ、簡単化のために、図 5 に表れる絶縁膜等は省略したものとした。

先に、図 5 を参照して実施例 1 の超電導ドライバ回路の超電導接合 1 を説明する。超電導接合 1 はイットリウム・バリウム銅酸化物薄膜を上部電極膜 4_5 および下部電極膜 4_2 とするランプエッジ型とし、接合の障壁層 4_4 はスロープを形成した下部電極膜の端部表面に、イオンビームを照射することによって形成した表面損傷層とした。基板 4_1 および電極膜間の層間絶縁膜 4_3 にはそれぞれランタン・ストロンチウム・アルミニウム・タンタル酸化物の単結晶および薄膜を用いた。グランドプレーンは設けなかった。

図 4 のレイアウトでは、例えば、最下段のスクイド 6_1 は上部電極膜 4_5_1 が逆 U 字状のパターンとされ、逆 U 字状の両辺部に配置された下部電極膜 4_3_1_1 と 4_3_1_2 との間に超電導接合 1_1_1 と 1_1_2 とが形成さ

れている。下部電極膜 43_{11} と 43_{12} の他端は接地線としての配線8に接続されている。配線8は下部電極膜43の一部として必要なパターンになされる。逆U字状のパターンの上辺部はインダクタ 7_1 に対応する。次段のスクイド 6_2 はスクイド 6_1 と同じパターンで形成されるが、スクイド 6_1 では接地線としての配線8に接続された逆U字状の両辺部の他端が、スクイド 6_1 の逆U字状のパターンの上辺部の肩の部分に接続される。ここで、左下がりのハッチングで示す部分は上部電極膜45と下部電極膜43との接続部が超電導状態を維持して接続されることを意味する。スクイド 6_1 の左肩からはバイアス電源3に接続するための配線 3_1 が引き出され、スクイド 6_2 の右肩からはバイアス電源3に接続するための配線 3_2 が引き出されている。最上段のスクイド 6_6 の上部電極膜45からはバイアス電源3に接続するとともに出力線に接続するための配線 3_6 が引き出されている。これらの配線 3_1 から 3_6 は上部電極膜45の一部として必要なパターンになされる。最下段のスクイド 6_1 の左側には、これに接続された超電導接合線路11を構成する上部電極膜45があり、これと下部電極膜43とで構成される超電導接合およびバイアス電源3に接続する配線 3_{11} が示されている。図4と図1とを対照すると、図4のレイアウトが、回路と同じ形となっていることが容易に分かる。

上述したように、超電導磁束量子回路の戻り電流の経路8には、超電導接合の下部電極膜43を配線として用いた。超電導ドライバ回路の出力線5となる配線 3_6 の一部はインピーダンスを適当に設定するため、下部電極膜を接地線として用いて、出力線5に近接して配し、コプレナ一型とした。これによって超電導回路チップと外部回路とのインピーダンスマッチングを得るものとした。

このような回路構成で、超電導接合の臨界電流 I_c と常伝導状態の抵抗 R_n の積、すなわち $I_c R_n$ 値は温度4.2Kで2mVであった。この超電導ドライバ回路は以下に示す動作特性を示した。磁束量子列の発

生部に交流電流を印加したところ、超電導接合線路における発生電圧は 0.8 mV であった。これは磁束量子列の発生頻度として 400 GHz に相当する。一方、超電導ドライバ回路で出力電圧は 4 mV であり、入力電圧を 5 倍に増幅できたことになる。

5 図 6 は実施例 1 の超電導ドライバ回路の出力電圧の高周波特性を示す
図であり、最上段に交流電源 14 の交流電流波形を、次段にこれによつ
て発生される磁束量子列を、最下段に超電導ドライバ回路の出力電圧の
波形を、それぞれ、示す。図において、51 は最上段スクイド 6₆ の出
10 力電圧、52 は 3 段目スクイド 6₃ の出力電圧、53 は最下段スクイド
6₁ の出力電圧を示し、上段のスクイドほど高い発生電圧を示すことが
わかる。また動作周波数 20 GHz でも、超電導ドライバ回路は十分追
従している。波形の急峻性から判断して、より高い周波数の信号に対し
ても、本超電導ドライバ回路は増幅作用が可能である。

本超電導ドライバ回路の動作原理は以下のとおりである。直列に接続
15 されたスクイド 6₁ - 6₆ は共有するインダクタ 7 を介して、磁束量子信
号の情報が最下段のスクイド 6₁ から最上段のスクイド 6₆ まで伝達さ
れる。この結果として、各スクイド 6 は一斉に零電圧状態と電圧状態間
をスイッチし、各スクイド 6 の出力電圧が足し合わされた電圧が発生す
る。

20 各段のスクイドには直流のバイアス電流がバイアス電流源 3 によって
供給され、各スクイドは零電圧状態にはあるが、臨界点に近い状態に保
持される。磁束量子が超電導ドライバ回路の最下段のスクイド 6₁ を通
り抜けたとき、磁束量子にともなうループ電流がインダクタ 7₁ に流れ
る。このループ電流がバイアス電流に加算されるために、最下段のスク
25 イド 6₁ は電圧状態にスイッチする。

最下段のスクイド 6₁ のインダクタ 7₁ に加算された電流は 2 段目の
スクイド 6₂ のループにも流れる。この結果 2 段目のスクイド 6₂ も超電
導状態から電圧状態にスイッチする。同様にして、上下関係にある 2 個

のスクイドで共有されるインダクタを介して、入力磁束量子にともなう下段のスクイドループ電流が上段のスクイドに伝達される。このため、直列に接続されたスクイドは次々に電圧状態にスイッチする。この基本動作に関してはカブルネンコ等の論文で紹介されている (“Voltage

- 5 Divider Based on Submicron Slits in A High-Tc Superconducting Film
and Two Bicrystal Grain Boundaries” V. K. Kaplunenko 等、Applied
Physics Letters、67巻282頁、1995年)。

ただし、各スクイドのループ電流が次々と伝搬して、各スクイドが零電圧状態から超電導状態にスイッチするためには、各スクイドに適当なバイアス電流を印加しておく必要がある。バイアス電流はすべて接地電位、あるいは共通電位を通って戻り電流となる。このために必然的に、下段に位置するスクイドほど流れる電流レベルが高くなる。これに対応して、超電導接合の臨界電流を高くする必要がある。この一例として、実施例1では、上述したように、超電導接合1の臨界電流値は、それぞれ、スクイド6₁では0.25mA、スクイド6₂では0.2mA、スクイド6₃では0.15mA、スクイド6₄では0.1mA、スクイド6₅では0.07mA、スクイド6₆では0.05mAとした。

- 実施例1に係る超電導ドライバ回路ではスクイド6段で数ミリボルトの出力電圧を発生できた。したがって、数ミクロン幅の配線を用いても、20 0.1mm以下の寸法で超電導ドライバ回路を構成できる。すなわち超電導ドライバ回路の占有面積は従来のスクイド型の1ミリメートル前後と比較して、きわめて微小なものとできる。

- 実施例1の超電導ドライバ回路と、図2とのそれを対比して明らかかな
よう に、実施例1では入力信号との磁気的な結合を必要とせず、いわゆ
25 る、電流注入によって、直列接続されたスクイド列がスイッチするもの
と なる。このため、磁気的な結合を行う場合と比べて、接地される磁気
結合線との重なりがないから、接地電位面あるいはグランドプレーンと
の 容量成分は小さいものとできる。さらに、実施例1の超電導ドライバ

回路はすべて直流電流によって駆動されるから、数十ギガヘルツの高周波特性を容易に発揮でき、広く超電導磁束量子回路に適用することができる。

また、実施例1における超電導ドライバ回路は超電導接合を構成するためには必要な2層の超電導膜と、1層の層間絶縁膜だけで構成したが、グランドプレーンとなる超電導膜1層と、層間絶縁膜1層を追加して、戻り電流をグランドプレーンに流す構造でも、超電導ドライバ回路を構成することができる。ただしこの回路構造とするときは、高周波領域での動作を確保するために、最下段のスクイド_{6₁}の形成される領域以外はグランドプレーンを敷かない配置とするのが良い。

また、実施例1において、各段のバイアス電流はレイアウトの都合から、左肩、右肩から交互に供給するものとしたが、適切なバイアス電流が設定されれば、同じ方向から供給されるものとしても良いことは明らかである。

さらに、実施例1では酸化物系の超電導薄膜で超電導ドライバ回路を構成したが、ニオブや窒化ニオブなど金属系の超電導薄膜で超電導ドライバ回路を構成することも可能である。

(実施例2)

図7に実施例2の超電導ドライバ回路を入力信号線としての超電導接合線路とともに示す。超電導ドライバ回路₁₃はスクイド_{6₂₁}, _{6₂₂}, ..., _{6₂₄}が4段重ねとされた構造とした。さらに、図1と対比して分かるように、実施例2の超電導ドライバ回路では、最上段のスクイド_{6₂₄}は1個であるが、次の段のスクイド_{6₂₃}は2個、その次の段のスクイド_{6₂₂}は3個、最下段のスクイド_{6₂₁}は4個のスクイドを、それぞれ、並列に接続した。インダクタ₇は、それぞれ、上下のスクイドで共有するとともに、並列接続された隣り合うスクイド同士で超電導接合を共有する構成とした。

スクイドを構成する超電導接合₁の臨界電流はすべて互いにほぼ等し

い値とした。結果的に各段の超電導接合の臨界電流の和は下段のスクイドから上段のスクイドに向けて漸次低い値となつた。各スクイドループのインダクタのインダクタンス値もそれぞれほぼ等しい値とした。実施例2でも、実施例1と同様に、各スクイドの右肩および左肩に交互に直5 流電流のバイアス電源3を接続した。すなわち、スクイド $6_{2,1}$ では左肩、スクイド $6_{2,2}$ では右肩、スクイド $6_{2,3}$ では左肩とし、最上段のスクイド $6_{2,4}$ では、インダクタ $7_{2,4}$ の中央より右側にずらせた位置に電源3を接続した。印加電流は上段のスクイド列の、超電導接合の臨界電流の和との差に対応した値とした。

10 実施例2の超電導ドライバ回路の動作を検証するために入力信号としての磁束量子信号を超電導接合線路11を介して最下段のスクイド $6_{2,1}$ の左肩に導入する構成とした。超電導接合線路11の他端には磁束量子列の発生部4を設けた。磁束量子列の発生部4の構成は実施例1と同じである。

15 図8は実施例2の超電導ドライバ回路を酸化物系の超電導薄膜および絶縁膜によって構成した例の超電導接合に着目した断面構造を示す図である。層間絶縁膜47を介してグランドプレーン46を設けた点を除けば、実施例1と同じである。実施例2の超電導ドライバ回路を酸化物系の超電導薄膜および絶縁膜によって構成した場合のレイアウトの例は、20 実施例1の図1の回路と図4のレイアウトの対応と同様に、構成できるので図示は省略した。

実施例2のグランドプレーン46は、磁気遮蔽膜として全域に設けるものとして良いが、超電導ドライバ回路の構成される領域部分では、最下段のスクイド $6_{2,1}$ の領域部分のみとし、超電導ドライバ回路の2段目25 から最上段のスクイドの構成される領域部分には、グランドプレーンを敷かない配置とした。

このような回路構成で、超電導接合の臨界電流 I_c と常伝導状態の抵抗 R_n の積、すなわち $I_c R_n$ 値は温度4.2Kで2mVであった。こ

の超電導ドライバ回路は以下に示す動作特性を示した。磁束量子列の発生部に交流電流を印加したところ、超電導接合線路における発生電圧は 0.8 mV であった。一方、超電導ドライバ回路で出力電圧は 2.5 mV 以上であり、入力電圧を 3 倍以上に増幅できたことになる。

5 図 9 は実施例 2 の超電導ドライバ回路の出力電圧の高周波特性を示す図であり、最上段に交流電源 14 の交流電流波形を、次段にこれによつて発生される磁束量子列を、最下段に超電導ドライバ回路の出力電圧の波形を、それぞれ、示す。図において、54 は最上段スクイド 6₂₄ の出力電圧、55 は 3 段目スクイド 6₂₃ の出力電圧、56 は 2 段目スクイド 10 6₂₂ の出力電圧、57 は最下段スクイド 6₂₁ の出力電圧を示し、上段のスクイドほど高い発生電圧を示すことがわかる。また動作周波数 20 GHz でも、超電導ドライバ回路は十分追従している。波形の急峻性から判断して、より高い周波数の信号に対しても、本超電導ドライバ回路は増幅作用が可能である。

15 実施例 2 の超電導ドライバ回路は、ほぼ同一の寸法で、ほぼ等しい臨界電流を有する超電導接合およびほぼ同一の寸法のインダクタを配列して構成できるために、設計通りに回路を作製するのが比較的容易である。また出力電圧を高くするために、スクイド列の段数を増加する場合、設計およびレイアウトの変更に比較的容易に対応することができる。

20 (実施例 3)

図 10 は本発明に係る超電導ドライバ回路を超電導磁束量子回路と結合した超電導回路の構成例を示すブロック図である。超電導回路の全体は、超電導磁束量子回路 101、磁束量子一電圧変換回路 102 および超電導ドライバ回路 103 からなり、これら回路の間が超電導接合線路 25 11 によって接続される構成である。ここで、超電導磁束量子回路 101 は磁束量子を信号として各種の論理処理を行う回路であり、超電導ドライバ回路 103 は、実施例 1 あるいは実施例 2 として先に説明した回路である。

図 1 1 に磁束量子一電圧変換回路の回路例を示した。磁束量子一電圧変換回路は磁束量子 2 2 が 1 個到達する毎に磁束量子列を出力 5 として連続的に発生し、電圧状態になり、次の磁束量子 2 2 の到達によって、磁束量子列の発生を停止する回路である。磁束量子 2 2 の到達毎にこのような磁束量子列の発生と停止が繰り返される。このような磁束量子列の発生と停止が繰り返される信号を入力とする超電導ドライバ回路 1 0 3 では、先に述べたように、磁束量子一電圧変換回路 1 0 2 で発生した磁束量子列の頻度に対応した電圧を増幅する。

実施例 3 では、超電導ドライバ 1 0 3 の構成は実施例 1 とほぼ同様とした。すなわち、スクイドを 6 段重ねた構造とし、各スクイドは左右に超電導接合を配し、上下にインダクタを設けた構成とした。インダクタはそれぞれ上下のスクイドと共有した。超電導接合の臨界電流は下段のスクイドから上段のスクイドに向けて漸次低い値とした。各スクイドの右肩および左肩に交互に直流電流の電源線を接続した。最上段のスクイドでは、インダクタの中央よりずらせた位置に電源線を接続した。酸化物系の超電導薄膜および絶縁膜によって構成し、断面構造は図 8 に示したものと同様とした。グランドプレーンおよび超電導接合はイットリウム・バリウム銅酸化物薄膜を上部電極および下部電極とするランプエッジ型とした。基板および電極間の層間絶縁膜にはそれぞれランタン・ストロンチウム・アルミニウム・タンタル酸化物の単結晶および薄膜を用いた。

超電導磁束量子回路部分およびこの戻り電流の経路、超電導ドライバ一回路につながる超電導接合線路、超電導ドライバ回路の最下段のスクイド、および、超電導ドライバ回路の出力線等にグランドプレーンを敷いた。ただし、超電導ドライバ回路の 2 段目から最上段のスクイドには、グランドプレーンを敷かない配置とした。

このような回路構成で、超電導接合の臨界電流 I_c と常伝導状態の抵抗 R_n の積、すなわち $I_c R_n$ 値は温度 4. 2 K で 2 mV であった。磁

束量子一電圧変換回路での出力電圧は0.44mVであった。この出力電圧は磁束量子の発生頻度として220GHzに相当する。磁束量子一電圧変換回路からの磁束量子列を超電導ドライバ回路に入力した。超電導ドライバ回路によって、2mVの出力電圧が得られた。

図12は上段に磁束量子の波形、中段に磁束量子一電圧変換回路での出力電圧波形、下段に超電導ドライバ回路の電圧波形を示す図である。磁束量子22の到達毎に磁束量子列の発生と停止が繰り返され、このような磁束量子列の発生と停止が繰り返される信号を入力とする超電導ドライバ回路103から磁束量子一電圧変換回路102で発生した磁束量子列の頻度に対応した電圧を得られている様子がわかる。

超電導ドライバ回路は超電導磁束量子回路の出力信号を增幅するのは勿論、発生した電圧信号が超電導磁束量子回路に逆流しないことが重要である。電圧パルスの逆流は超電導磁束量子回路に対する雑音となるからである。実施例3に示した構成での磁束量子一電圧変換回路102で発生した磁束量子列は超電導磁束量子回路に逆流しないし、超電導接合に流れる電流もとくに変動していないことが図12に示す動作波形から分る。すなわち、磁束量子一電圧変換回路に入力される磁束量子の波形（上段）が、下段に示す超電導ドライバ回路の電圧によって何らの影響を受けていないことは明白である。図には超電導ドライバ回路103からの戻り電流は全く現れておらず、接合での発生電圧（磁束量子信号）は超電導ドライバ回路を接続していない場合と同一であることがわかる。

本発明に係る超電導ドライバ回路を超電導磁束量子回路と磁束量子一電圧変換回路を介して結合して超電導回路を構成することによって、超電導磁束量子回路自体に雑音をもたらさず、かつ超電導磁束量子回路の動作マージンに影響を与えない超電導回路を構成することができる。

（実施例4）

図13は本発明に係る超電導ドライバ回路を超電導磁束量子回路と結合した超電導回路の他の構成例を示すブロック図である。超電導回路の

全体は、超電導磁束量子回路 101、磁束量子一電圧変換回路 102、磁束量子増倍回路 104 および超電導ドライバ回路 103 からなり、これら回路の間が超電導接合線路 11 によって接続される構成である。ここで、図 10 と図 13 を対比して明らかなように、実施例 4 では、磁束量子一電圧変換回路 102 と超電導ドライバ回路 103 との間に磁束量子増倍回路 104 が挿入された点を除けば同じである。

先にも述べたように、超電導ドライバ回路 103 は入力された磁束量子列の頻度に対応した電圧が得られるものであるから、高い出力電圧を得るために、入力される磁束量子列の頻度を大きくすることが有用である。磁束量子増倍回路 104 はそのために挿入されたものである。

図 14 は入力された 1 個の磁束量子を 2 個に増やして出力する磁束量子増倍回路の例を示す。磁束量子増倍回路は 1 個の磁束量子 22 を入力される分岐回路 24 と、この分岐回路 24 の 2 つの出力を伝播するための超電導接合線路 11 と、超電導接合線路 11 から出力される 2 個の磁束量子を入力して 2 個の磁束量子列として出力するコンフルエンスバッファ 25 によって構成される。コンフルエンスバッファ 25 は 2 本の入力線と 1 本の出力線 5 を有するもので、それぞれの入力線から出力線に磁束量子が通り抜ける。一方の入力線から他方の入力線に磁束量子が通り抜けることや、出力線から入力線に磁束量子が逆流することは阻止される。また、この回路では、分岐回路 24 で作られた 2 つの磁束量子の伝播速度が同じであっても、2 個の磁束量子列として出力される。

図 14 に示す磁束量子増倍回路 104 によって、磁束量子列は 2 倍の頻度となって超電導ドライバ回路 103 に入力される。磁束量子増倍回路 104 を挿入することによって、出力電圧がほぼ 2 倍になった。

磁束量子増倍回路を図 14 に示すように 1 個だけでなく、2 個以上直列に接続することも当然可能である。磁束量子増倍回路を 2 個並べれば磁束量子列の頻度は 4 倍に、3 個並べれば頻度は 8 倍になる。ただし磁束量子増倍回路による磁束量子列の頻度が超電導接合の $I_c R_n$ に対応

する値より大きい場合、増倍作用は抑えられる。たとえば $I_c R_n$ 値の 1 mV に対応する磁束量子列の頻度は 500 GHz に相当する。

(実施例 5)

図 15 は本発明に係る超電導ドライバ回路を超電導磁束量子回路と結合した超電導回路の他の構成例を示すブロック図、図 16 は実施例 5 に適用される超電導ドライバ回路の具体例とこれに磁束量子信号を加えるための超電導接合線路とを示す図である。超電導回路の全体は、超電導磁束量子回路 101 および超電導ドライバ回路 103 からなり、超電導磁束量子回路 101 から出力される磁束量子信号によって超電導ドライバ回路 103 がセット、リセットされる形に構成されている。

図 16 を参照しながら、実施例 5 に適用される超電導ドライバ回路の具体例を説明する。14 は超電導ドライバ回路であり、スクイド 6_{31} , 6_{32} , 6_{33} および 6_{34} の 4 段重ねの構造とされている。各スクイド 6 の超電導接合 1 の臨界電流は下段のスクイドから上段のスクイドに向けて漸次低い値とした。インダクタ 7_{31} , 7_{32} , 7_{33} および 7_{34} の値は下段のスクイドから上段のスクイドに向けて漸次大きい値とした。臨界電流とインダクタの積を磁束量子のほぼ 1/2 とした。

最下段のスクイド 6_{31} を除き、スクイド 6_{32} , 6_{33} および 6_{34} の右肩および左肩に交互に直流電流の電源線 3 を接続した。最上段のスクイドでは、インダクタの中央よりずらせた位置に電源線を接続した。印加電流は上段のスクイドとの、超電導接合の臨界電流の差に対応した値とした。最下段のスクイド 6_{31} に直流電流のバイアス電源線 3 が接続されていない点において図 1 に示した超電導ドライバ回路と異なる。

超電導ドライバ回路 14 の最下段のスクイド 6_{31} の両側に入力信号用の超電導接合線路 15, 16 を接続した。超電導接合線路 15 の左端からは超電導磁束量子回路 101 から出力される磁束量子信号 22 が加えられ、これを超電導ドライバ回路 14 の最下段のスクイド 6_{31} の左側に入力する。一方、超電導接合線路 16 は超電導接合線路 15 の途中か

ら分岐されて磁束量子信号 22 を導入され、これを超電導ドライバ回路 14 の最下段のスクイド 6₃₁ の右側に入力する。

実施例 5 の超電導ドライバ回路 14 は、実施例 1 と同様、酸化物系の超電導薄膜および絶縁膜によって構成した。超電導接合はイットリウム・バリウム銅酸化物薄膜を上部電極および下部電極とするランプエッジ型とした。基板および電極間の層間絶縁膜にはそれぞれランタン・ストロンチウム・アルミニウム・タンタル酸化物の単結晶および薄膜を用いた。実施例 1 と同様にグランドプレーンは設けなかった。

実施例 5 の超電導ドライバ回路 14 は以下に示す手順で動作させた。

左の超電導接合線路 15 から磁束量子が入力されると、超電導ドライバ回路 14 は電圧状態になる。つぎに右の超電導接合線路 16 から磁束量子が入力されると、超電導ドライバ回路は超電導状態に復帰する。超電導磁束量子回路 101 から出力される磁束量子信号 22 を超電導接合線路 15, 16 によって周波数が等しく、位相が一定の割合でずれた磁束量子信号として、超電導ドライバ回路 14 の最下段のスクイド 6₃₁ の両側から入力した。電圧状態では、超電導ドライバ回路 14 の出力線 5 で 2.5 mV の出力電圧が得られた。

実施例 5 の超電導ドライバ回路 14 の動作原理は以下のとおりである。直列に接続されたスクイド 6₃₁, 6₃₂, 6₃₃ および 6₃₄ は、それぞれ、共有するインダクタ 7 を介して、磁束量子信号の情報が最下段から最上段まで伝達される。この結果として、各スクイドは一斉に零電圧状態と電圧状態間をスイッチし、これらが足し合わされた電圧が発生する。

最下段のスクイド 6₃₁ を除き、各段のスクイド 6₃₂, 6₃₃ および 6₃₄ には直流のバイアス電流が印加され、各スクイドは零電圧状態にはあるが、臨界点に近い状態に保持される。超電導接合線路 15 から磁束量子 22 が超電導ドライバ回路 14 の最下段のスクイド 6₃₁ に到達したとき、磁束量子にともなうループ電流がインダクタ 7₃₁ に流れる。しかし、最下段のスクイド 6₃₁ はバイアス電流が印加されていないために、

磁束量子にともなうループ電流が流れるだけでは電圧状態にスイッチしない。かつ、もう一方の超電導接合線路 1 6 から次の磁束量子が到達するまで、最下段のスクイド 6₃₁ のループに磁束量子は留まつたままになっているので、ループ電流も流れ続ける。

5 最下段のスクイド 6₃₁ のインダクタ 7₃₁ に加算された電流は 2 段目のスクイド 6₃₂ のスクイドループにも流れる。2 段目のスクイド 6₃₂ には、バイアス電流が印加されているため、ループ電流が加算されてスクイド 6₃₂ は電圧状態にスイッチする。同様にして、2 個のスクイドで共有されるインダクタを介して、磁束量子にともなうループ電流が上段 10 のスクイドに伝達される。このため、直列に接続されたスクイドは次々に電圧状態にスイッチする。

一方、もう一方の超電導接合線路 1 6 から次の磁束量子が到達すれば、最下段のスクイド 6₃₁ の磁束量子は消滅し、スクイドループの超電導電流は零になる。ループ電流が流れなくなるため、2 段目のスクイド 6₃₂ 15 は電圧状態から零電圧状態に復帰する。同様にして、直列に接続されたスクイドは次々に零電圧にスイッチする。

本超電導ドライバ回路ではスイッチ動作に 1 個の磁束量子を用い、かつ最下段のスクイドが電圧状態に遷移しないので、超電導ドライバ回路のスイッチにともなう雑音は接続された超電導磁束量子回路に影響を与える。

図 17 に超電導ドライバ回路 1 4 の出力電圧の高周波特性を、入力される磁束量子とともに示した。上段は超電導接合線路 1 5 を介して入力される磁束量子を示し、これによって超電導ドライバ回路 1 4 のスクイド 6₃₂, 6₃₃ および 6₃₄ は電圧状態となる。中段は超電導接合線路 1 25 6 を介して入力される磁束量子を示し、これによって超電導ドライバ回路 1 4 のスクイド 6₃₂, 6₃₃ および 6₃₄ は電圧状態から零電圧状態に復帰する。下段には超電導ドライバ回路 1 4 の各スクイドの出力電圧を示す。5 8 は最上段スクイド 6₃₄ の出力電圧、5 9 は 3 段目スクイド 6

{3,3}の出力電圧、60は2段目スクイド{6,3,2}の出力電圧、61は最下段スクイド_{6,3,1}の出力電圧を示し、上段のスクイドほど高い発生電圧を示すことがわかる。出力電圧2.5mVが得られている。分岐した超電導接合線路16の遅延に応じて2個の磁束量子の到達時間差に対応して、電圧の発生時間は25ピコ秒となった。また動作周波数20GHzで超電導ドライバ回路は十分追従している。波形の急峻性から判断して、より高い周波数の信号に対しても、本超電導ドライバ回路は増幅作用が可能である。

本超電導ドライバ回路は超電導接合を構成するために必要な2層の超電導膜と、1層の層間絶縁膜で構成した。実施例1と同様、グランドプレーンとなる超電導膜1層と、層間絶縁膜1層を追加して、戻り電流をグランドプレーンに流す構造として、超電導ドライバ回路を構成しても良い。この回路構造としたときは、高周波領域での動作を確保するためには、最下段のスクイド以外、グランドプレーンを敷かない配置とするのが良い。

産業上の利用可能性

以下の効果を有する超電導ドライバ回路が実現できる。

(1) 回路面積および寸法を縮小できるので、高集積回路でも用いることができ、かつ多数個の出力信号に対応して超電導ドライバ回路を配列できる。

(2) 電源に直流電流源を用いるので、磁束量子信号と駆動電源とのタイミングを合わせる必要がなく、回路動作が容易である。また動作周波数に対する制約がなく、数十ギガヘルツの高周波領域まで対応できる。

(3) 昇圧されたスクイド部分をグランドプレーンと重ねる必要がないので、処理できる動作周波数が低減されることなく、数十ギガヘルツの高周波領域まで対応できる。

(4) 超電導ドライバ回路から超電導磁束量子回路への雑音の影響が存

在しない。したがって、超電導磁束量子回路の動作マージンの減少を来たさない。

請求の範囲

1. 2個の超電導接合とインダクタを構成要素とする閉じたループを構成する第1段の超電導磁束量子干渉素子、前記インダクタを共有して2個の超電導接合とインダクタを構成要素とする閉じたループを構成する第2段の超電導磁束量子干渉素子、前記第2段の超電導磁束量子干渉素子のインダクタを共有して2個の超電導接合とインダクタを構成要素とする閉じたループを構成する第3段の超電導磁束量子干渉素子より成り、前記各段の超電導磁束量子干渉素子の超電導接合は下段の超電導磁束量子干渉素子の超電導接合ほど臨界電流値が大きいものとされ、
10 前記各段の超電導磁束量子干渉素子の超電導接合には所定のバイアス電流が供給され、かつ、第1段の超電導磁束量子干渉素子に磁束量子信号が入力され、第3段の超電導磁束量子干渉素子より出力電圧が得られることを特徴とする電圧增幅用超電導ドライバ回路。

2. 超電導磁束量子干渉素子が4段以上であり、最上段の超電導磁束量子干渉素子より出力電圧が得られる請求項1記載の電圧增幅用超電導ドライバ回路。

3. 2個の超電導接合とインダクタを構成要素とする閉じたループを構成する超電導磁束量子干渉素子を隣接する超電導接合を共有する形で並列に複数個配列した第1段の超電導磁束量子干渉素子群、前記インダクタを共有し且つ隣接する超電導接合を共有する形で2個の超電導接合とインダクタを構成要素とする閉じたループを並列に第1段の超電導磁束量子干渉素子群よりは1つ少ない数で複数個配列して構成する第2段の超電導磁束量子干渉素子、前記第2段の超電導磁束量子干渉素子のインダクタを共有し且つ隣接する超電導接合を共有する形で2個の超電導接合とインダクタを構成要素とする閉じたループを並列に第2段の超電導磁束量子干渉素子群よりは1つ少ない数で複数個配列して構成する第3段の超電導磁束量子干渉素子よりなり、前記各段の超電導磁束量子干渉素子の超電導接合はほぼ等しい臨界電流値とされ、前記各段の超

電導磁束量子干渉素子群の超電導接合には所定のバイアス電流が供給され、かつ、第1段の超電導磁束量子干渉素子に磁束量子信号が入力され、第3段の超電導磁束量子干渉素子群より出力電圧が得られることを特徴とする電圧增幅用超電導ドライバ回路。

- 5 4. 超電導磁束量子干渉素子群が4段以上であり、最上段の超電導磁束量子干渉素子群より出力電圧が得られる請求項3記載の電圧增幅用超電導ドライバ回路。
- 10 5. 最上段のスクイドの数量を1個とし、下の段に下るにしたがって各段を構成する超電導磁束量子干渉素子群の超電導磁束量子干渉素子の数が1個ずつ増加する請求項3記載の電圧增幅用超電導ドライバ回路。
- 15 6. 2個の超電導接合とインダクタを構成要素とする閉じたループを構成する第1段の超電導磁束量子干渉素子、前記インダクタを共有して2個の超電導接合とインダクタを構成要素とする閉じたループを構成する第2段の超電導磁束量子干渉素子、前記第2段の超電導磁束量子干渉素子のインダクタを共有して2個の超電導接合とインダクタを構成要素とする閉じたループを構成する第3段の超電導磁束量子干渉素子により成り、前記各段の超電導磁束量子干渉素子の超電導接合は下段の超電導磁束量子干渉素子の超電導接合ほど臨界電流値が大きいものとされ、
20 前記各段の超電導磁束量子干渉素子の超電導接合には第1段の超電導磁束量子干渉素子の超電導接合を除いて所定のバイアス電流が供給され、かつ、第1段の超電導磁束量子干渉素子の2個の超電導接合にそれぞれ磁束量子信号が入力され、第3段の超電導磁束量子干渉素子より出力電圧が得られることを特徴とする電圧增幅用超電導ドライバ回路。
- 25 7. 超電導磁束量子干渉素子が4段以上であり、最上段の超電導磁束量子干渉素子より出力電圧が得られる請求項6記載の電圧增幅用超電導ドライバ回路。
8. 第1段の超電導磁束量子干渉素子の1つの超電導接合に1つ

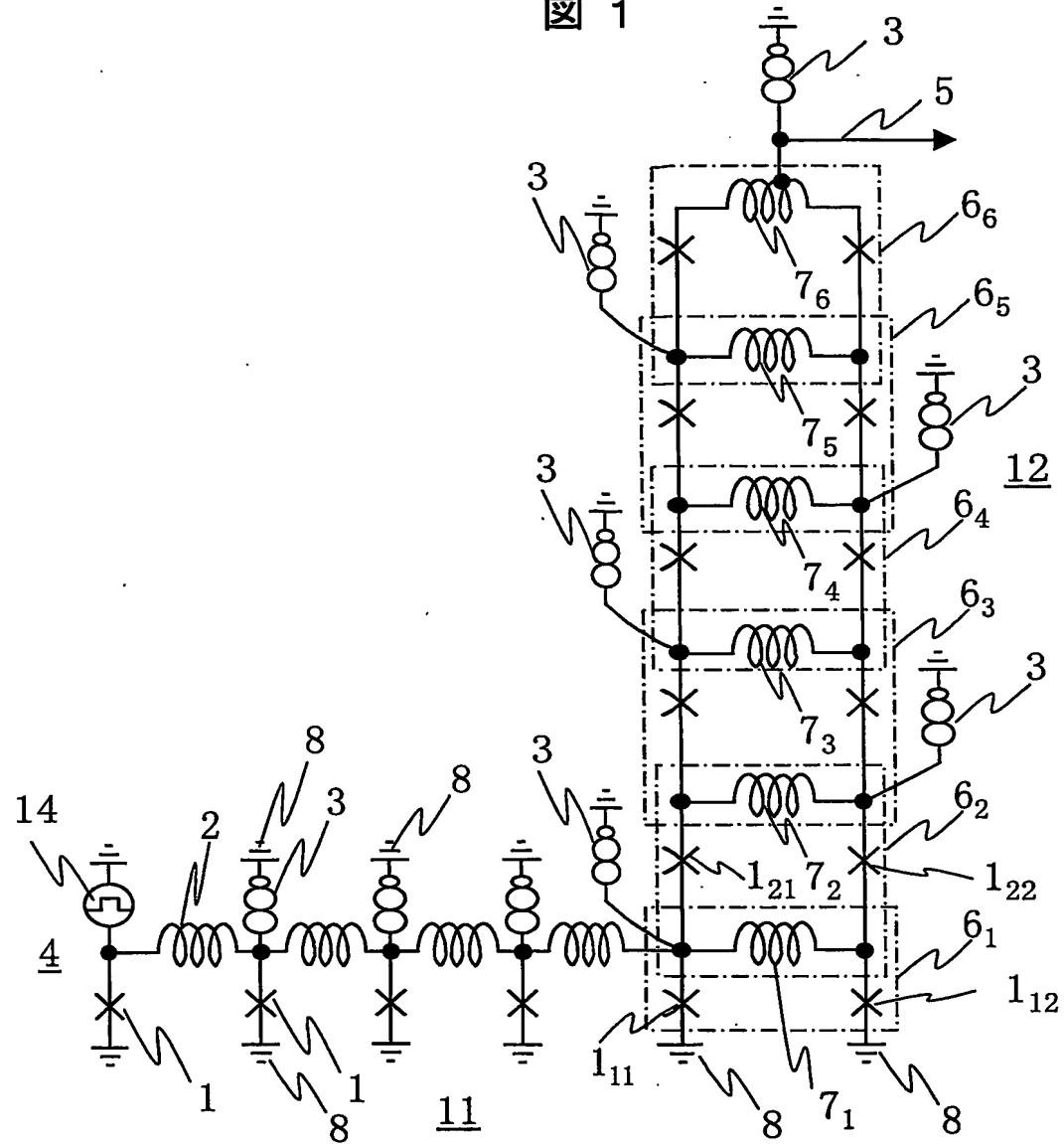
の入力信号を与え、他の 1 つの超電導接合に他の 1 つの入力信号を与えて、1 つの入力信号によって超電導ドライバ回路を電圧状態にスイッチさせて電圧状態を保ち、他の 1 つの入力信号によって超電導ドライバ回路を零電圧状態に戻す請求項 6 記載の電圧增幅用超電導ドライバ回路。

5 9. 磁束量子を信号担体として所定の信号処理をする超電導磁束量子回路、該超電導磁束量子回路の出力する磁束量子信号を入力して磁束量子信号の入力ごとに磁束量子列の存在する状態と磁束量子列の存在しない状態との繰り返し状態を出力する磁束量子－電圧変換回路、該磁束量子－電圧変換回路の出力を入力とする電圧增幅用超電導ドライバ回
10 路より成ることを特徴とする超電導回路。

10. 前記磁束量子－電圧変換回路の出力を入力として、入力される磁束量子を 2 つの回路に分流させた後 1 つの出力回路に入力される磁束量子を倍増する回路が磁束量子－電圧変換回路と電圧增幅用超電導ドライバ回路との間に挿入された請求項 9 記載の超電導回路。

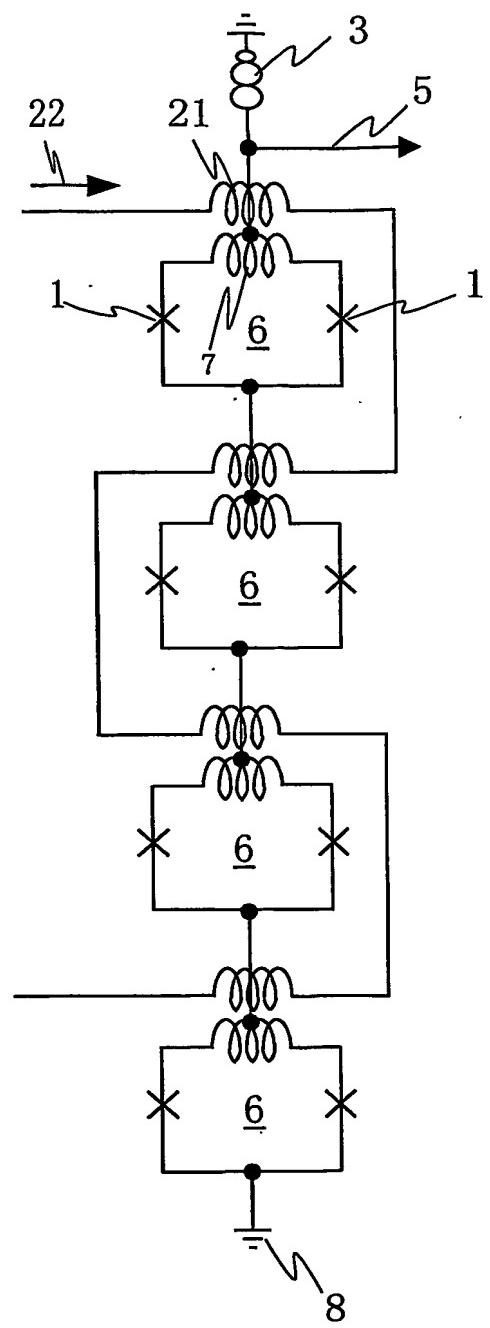
1/13

図 1



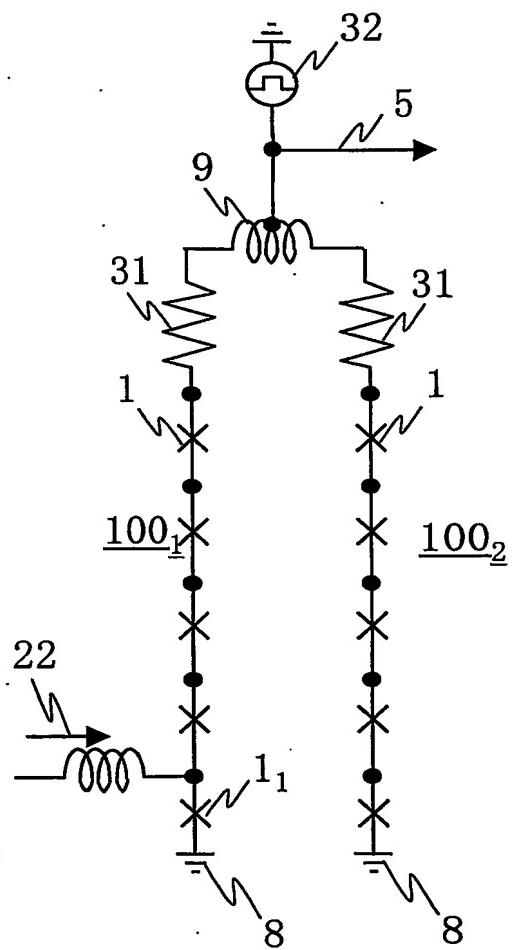
2/13

図 2



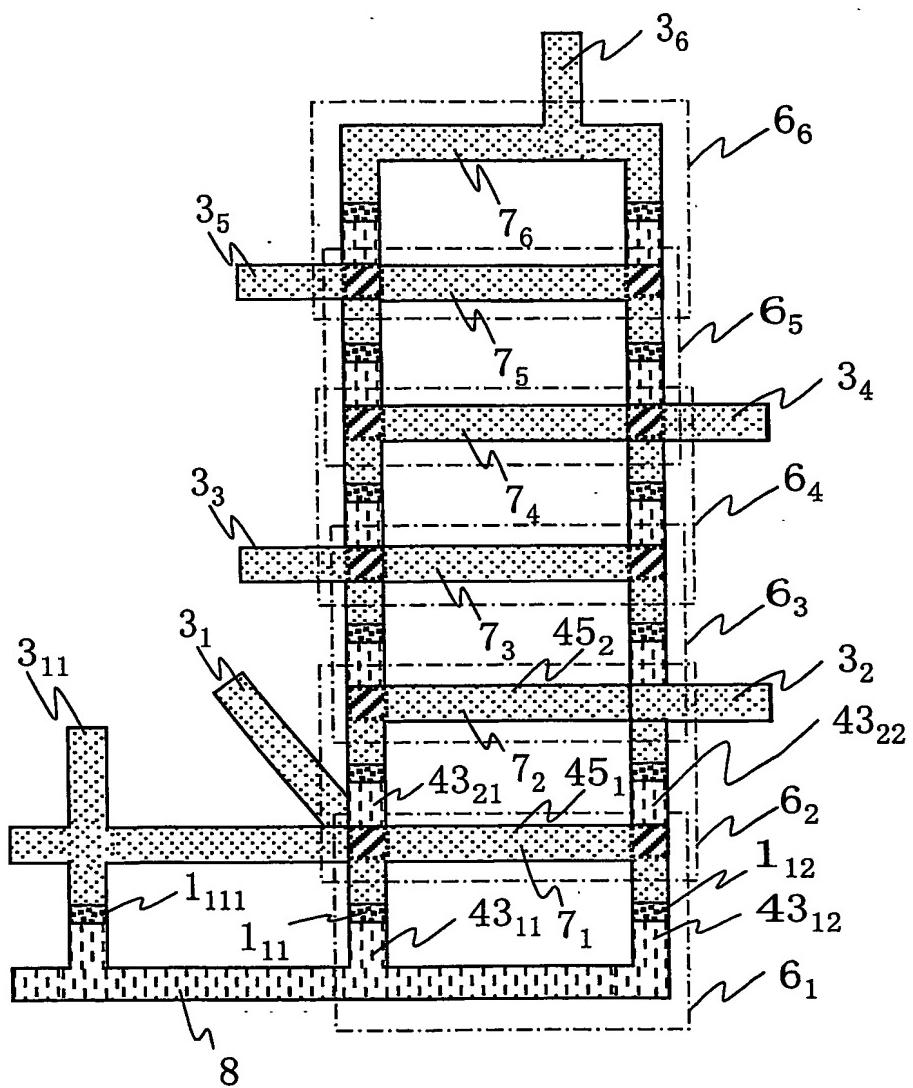
3/13

図 3



4/13

図 4



5/13

図 5

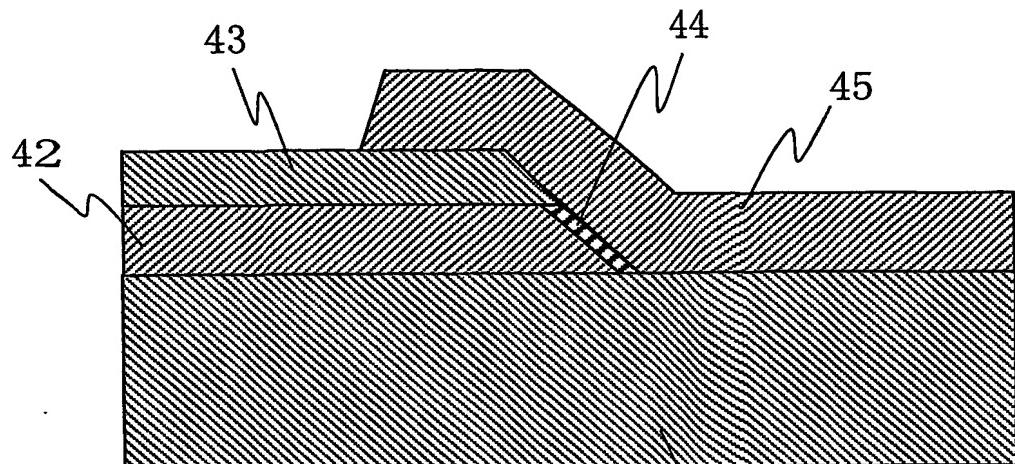
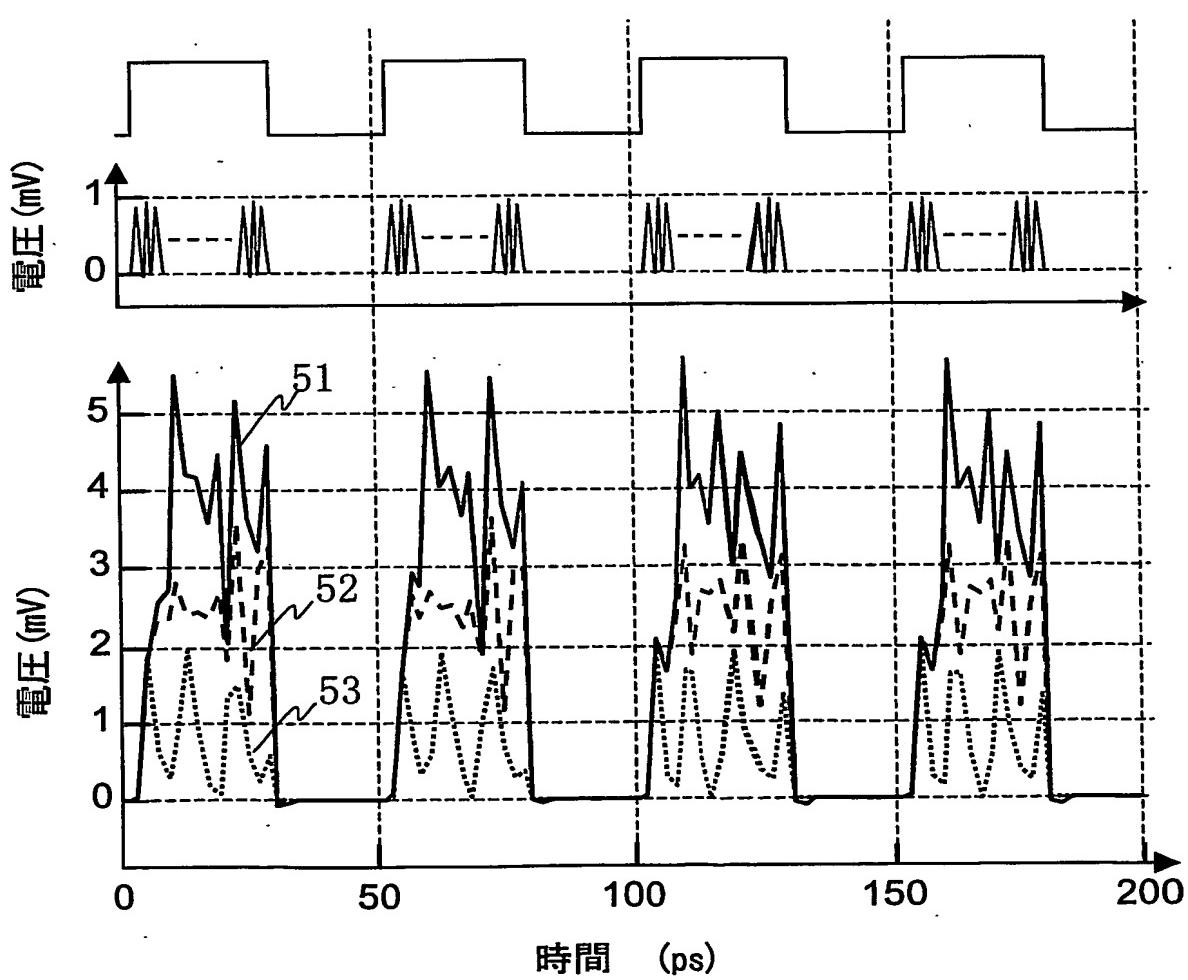


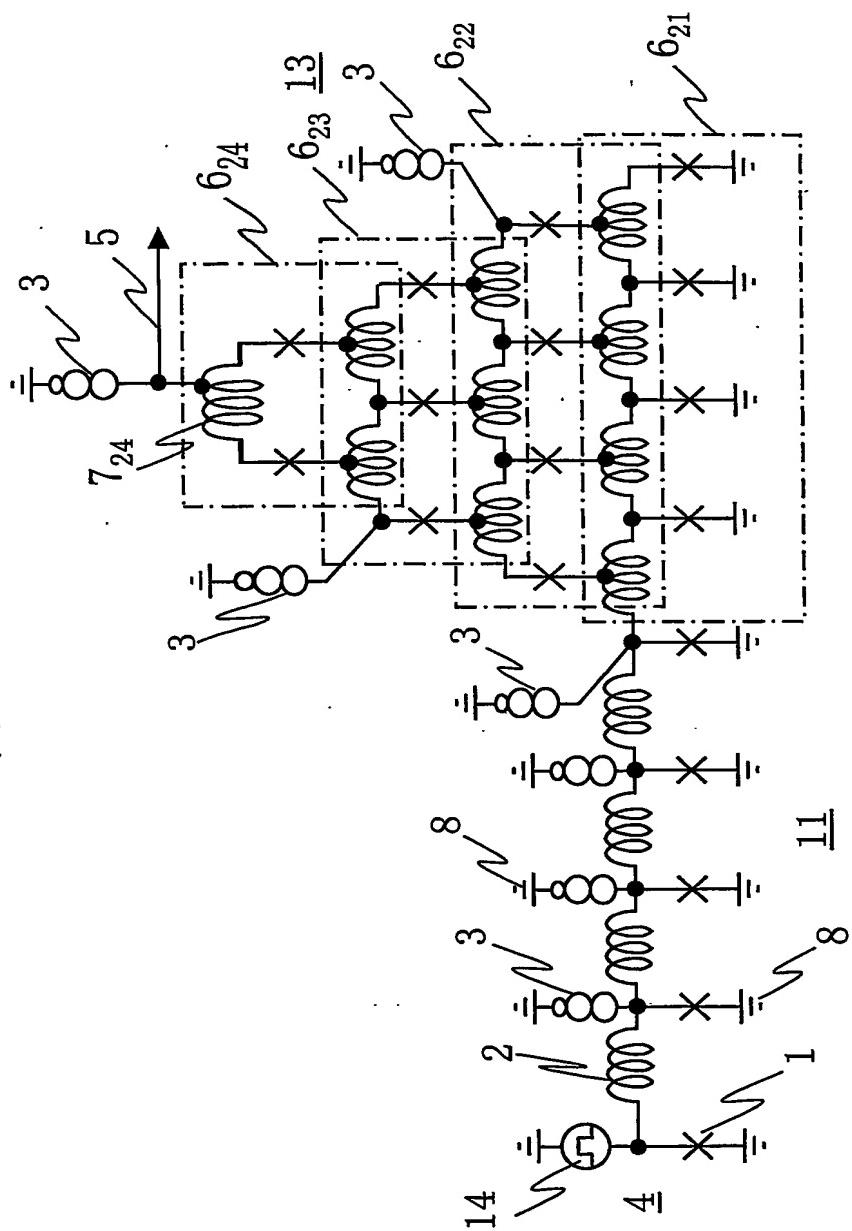
図 6

41



6 / 13

7



7/13

図 8

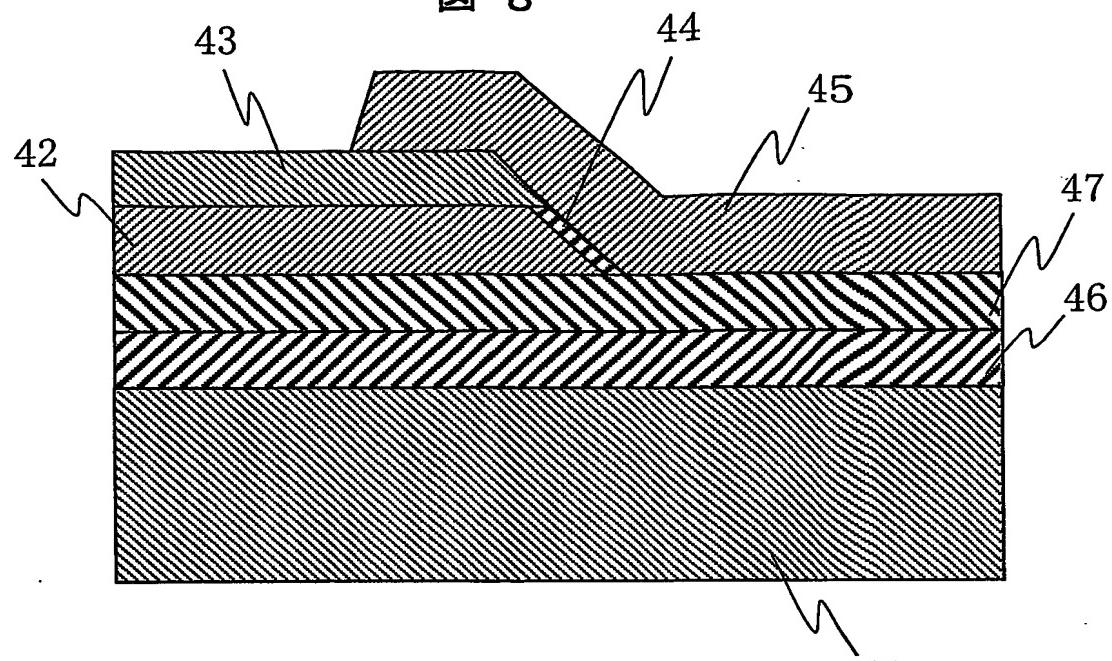
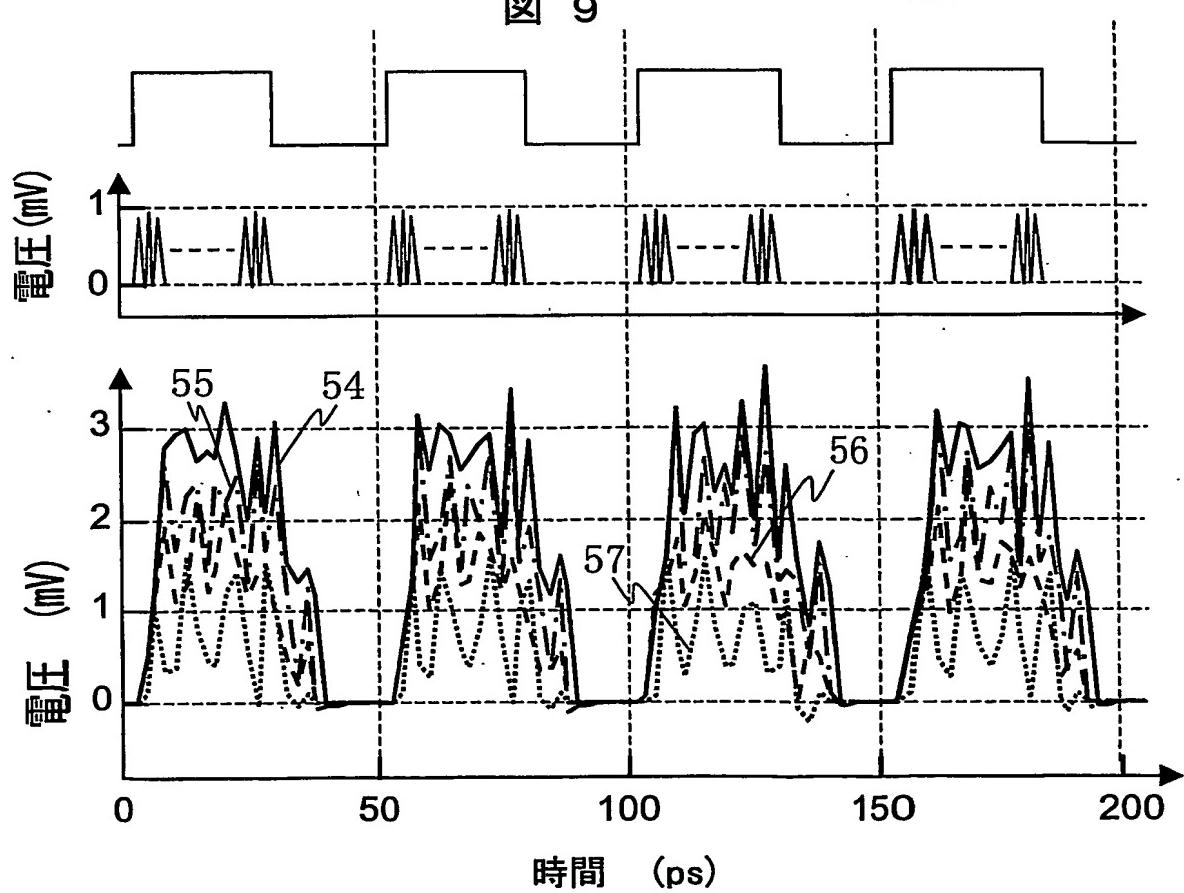
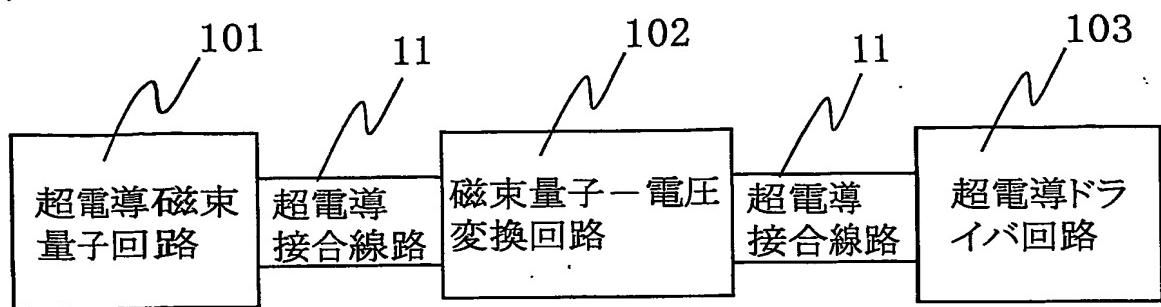


図 9

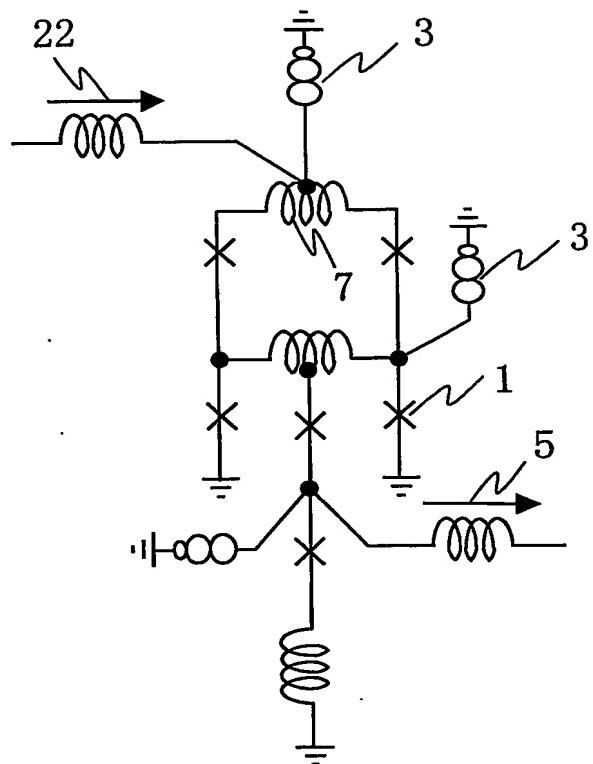


8 / 13

10

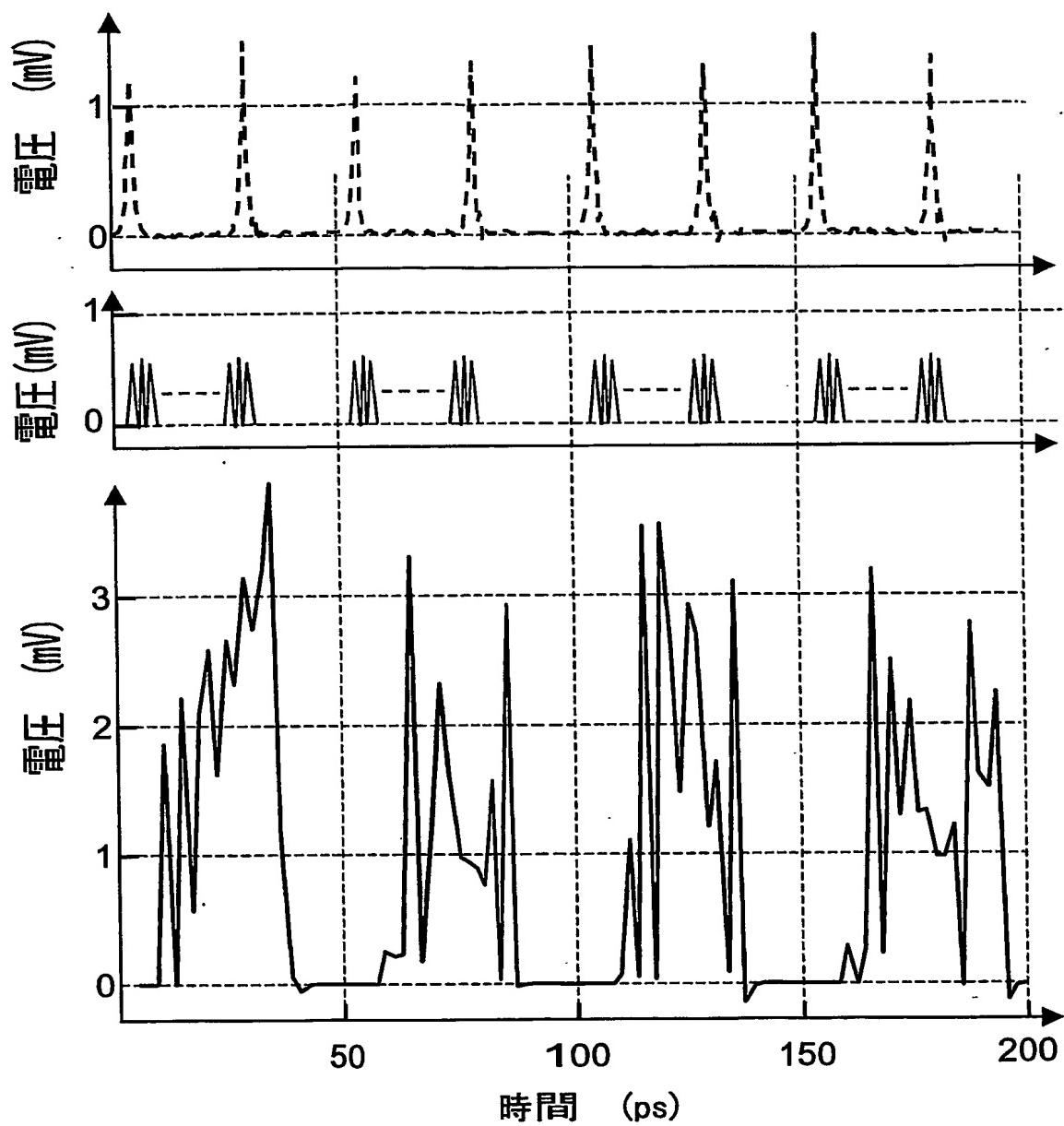


四 11



9 / 13

図 12



10/13

図 13

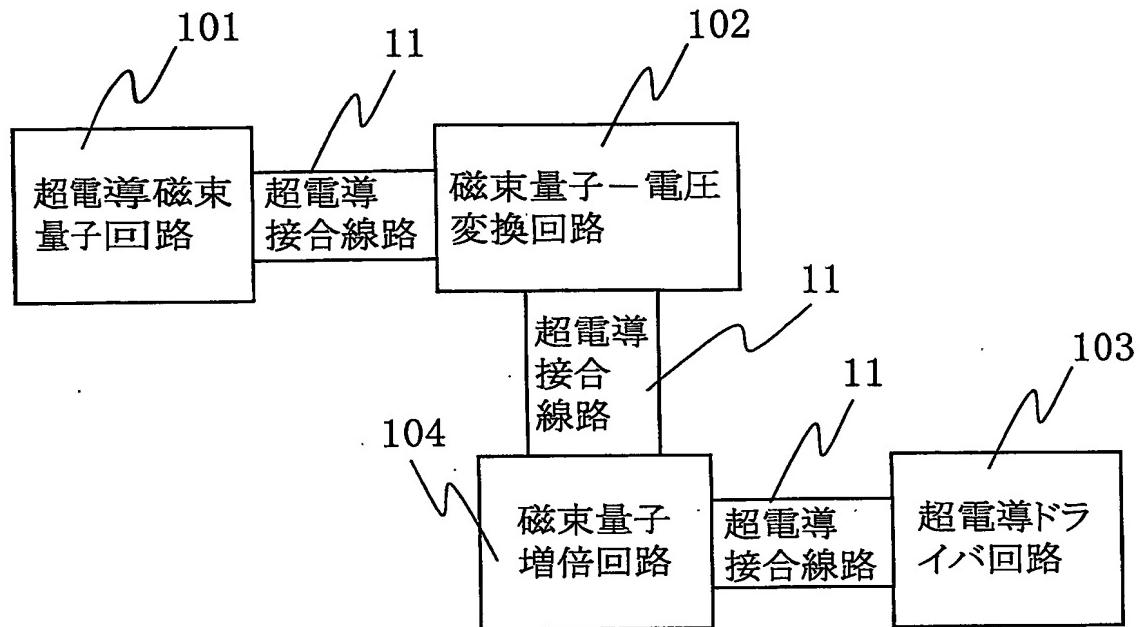
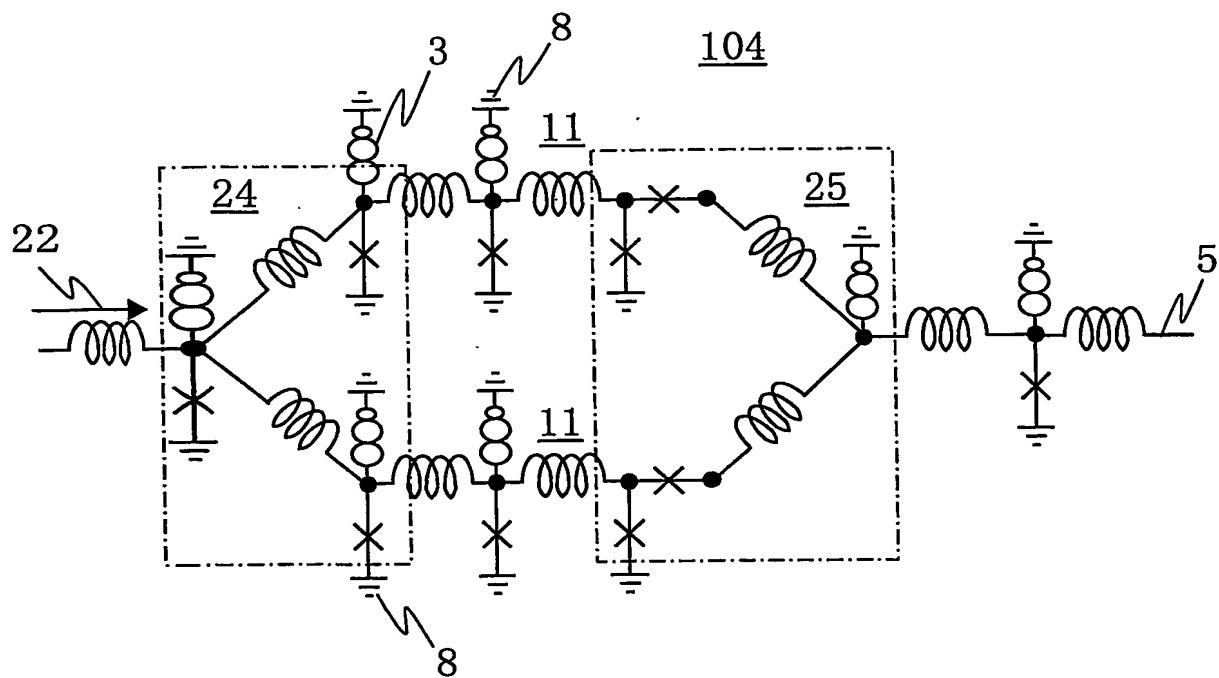
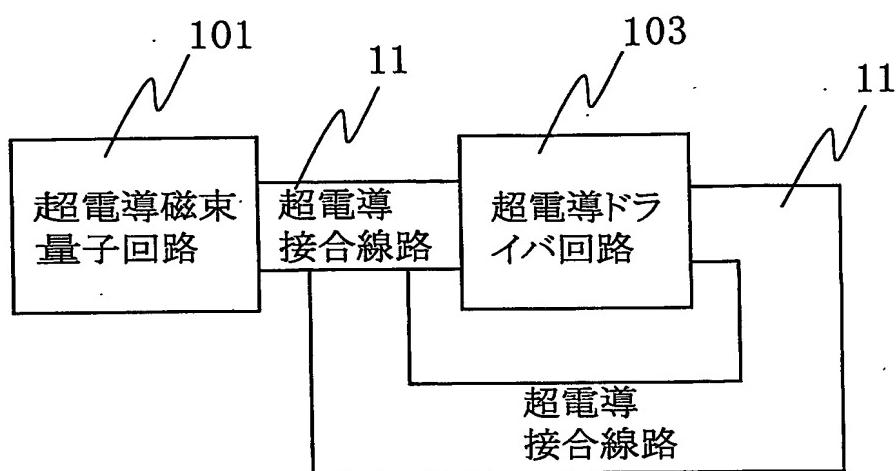


図 14



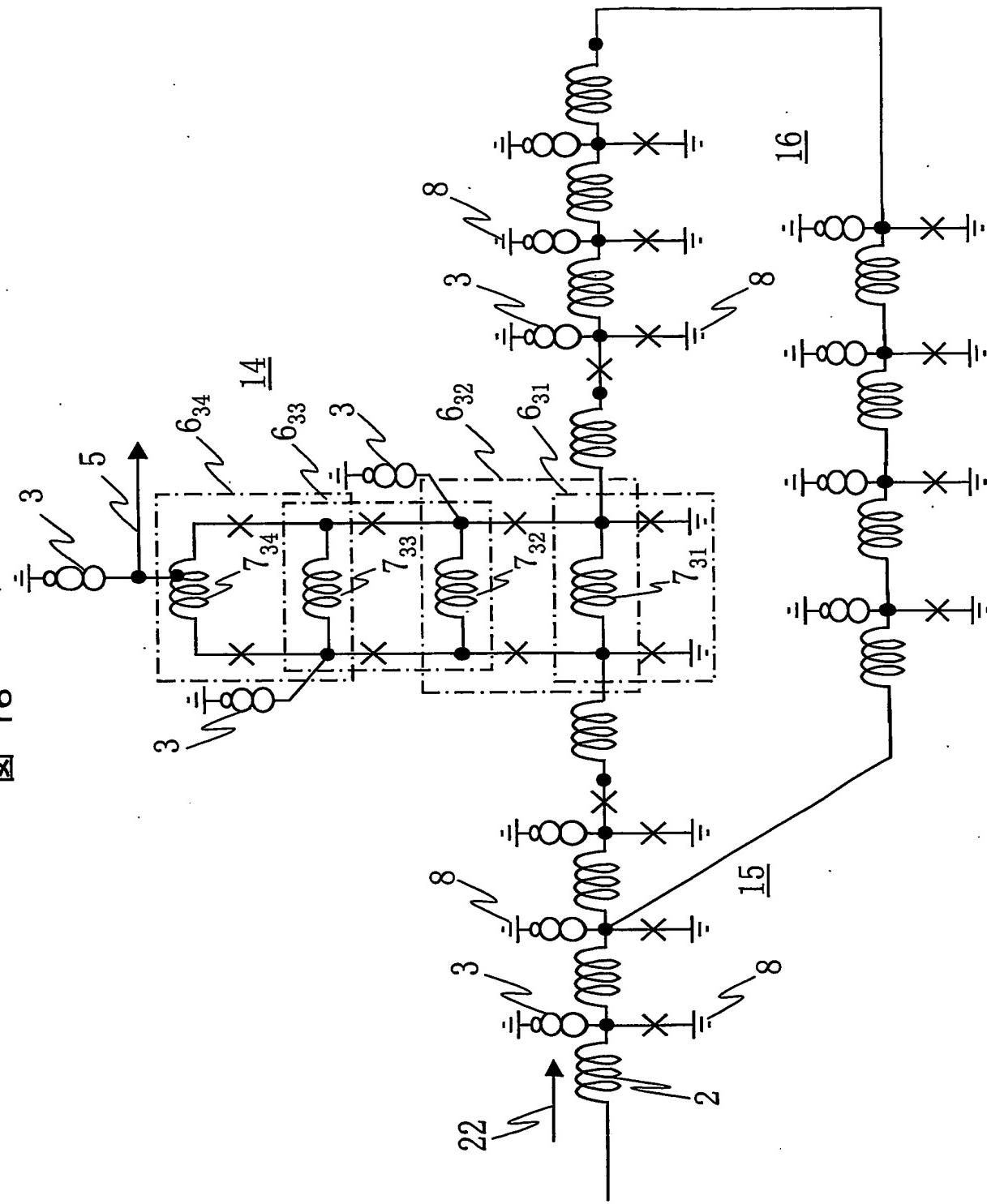
11/13

図 15



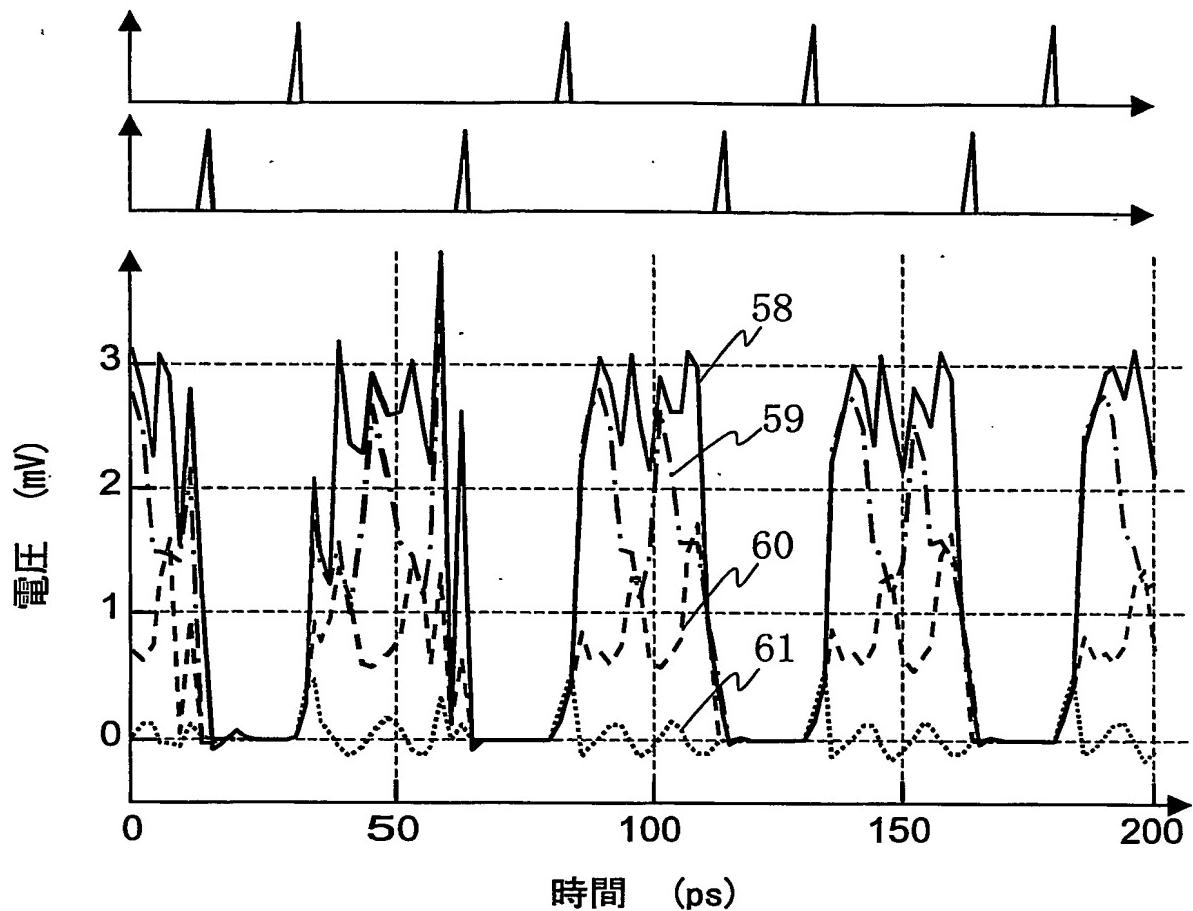
12/13

図 16



13/13

図 17



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/O9950

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl⁷ H03K17/92, H03K19/195

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ H03K17/92, H03K19/195

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1926-1996	Toroku Jitsuyo Shinan Koho	1994-2003
Kokai Jitsuyo Shinan Koho	1971-2003	Jitsuyo Shinan Toroku Koho	1996-2003

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2000-261307 A (NEC Corp.), 22 September, 2000 (22.09.00), Fig. 1 (Family: none)	1-10
A	JP 2001-068995 A (Fujitsu Ltd.), 16 March, 2001 (16.03.01), Fig. 1 (Family: none)	1-10
A	SUZUKI, H. et al., "Applications of Synchronized switching in series-parallel-connected Josephson junctions", IEEE Transactions on Electron Devices, November, 1990, Vol.37, Issue 11, pages 2399 to 2405	1-10

 Further documents are listed in the continuation of Box C. See patent family annex.

- * Special categories of cited documents:
- "A" document defining the general state of the art which is not considered to be of particular relevance
- "E" earlier document but published on or after the international filing date
- "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- "O" document referring to an oral disclosure, use, exhibition or other means
- "P" document published prior to the international filing date but later than the priority date claimed

- "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
- "&" document member of the same patent family

Date of the actual completion of the international search
05 November, 2003 (05.11.03)Date of mailing of the international search report
18 November, 2003 (18.11.03)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類(国際特許分類(IPC))
Int. C17 H03K17/92, H03K19/195

B. 調査を行った分野

調査を行った最小限資料(国際特許分類(IPC))
Int. C17 H03K17/92, H03K19/195

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1926-1996年
日本国公開実用新案公報 1971-2003年
日本国登録実用新案公報 1994-2003年
日本国実用新案登録公報 1996-2003年

国際調査で使用した電子データベース(データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 2000-261307 A (日本電気株式会社) 200 0. 09. 22、図1 (ファミリー無し)	1~10
A	JP 2001-068995 A (富士通株式会社) 200 1. 03. 16、図1 (ファミリー無し)	1~10
A	Suzuki, H. et. al., "Applications of synchronized switching in series-parallel-connected Josephson junctions", IEEE Transactions on Electron Devices, Nov 1990, Volume 37, Issue 11, page 2399-2405	1~10

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

- 「A」特に関連のある文献ではなく、一般的技術水準を示すもの
- 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
- 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献(理由を付す)
- 「O」口頭による開示、使用、展示等に言及する文献
- 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

- 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
- 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
- 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
- 「&」同一パテントファミリー文献

国際調査を完了した日

05. 11. 03

国際調査報告の発送日

18.11.03

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)
郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官(権限のある職員)

石井 研

5 X 8124



電話番号 03-3581-1101 内線 3556